

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-070457  
(43)Date of publication of application : 12.03.1996

(51)Int.Cl.

H04N 7/32  
G06T 9/00

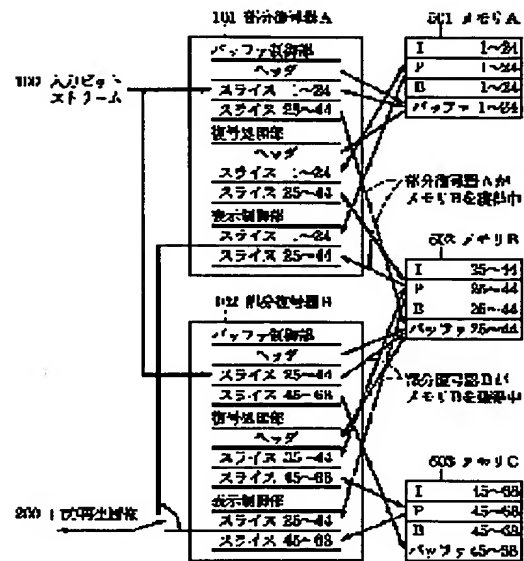
(21)Application number : 06-203659  
(22)Date of filing : 29.08.1994

(71)Applicant : GRAPHICS COMMUN LAB:KK  
(72)Inventor : OKADA YUTAKA  
KOBAYASHI TAKAYUKI  
SAITO RYUJI  
KAWAMURA YOSHIKA  
NAGAI NORIHIKO  
SHINDO TOMOYUKI  
KOMATSU SHIGERU

## (54) IMAGE DECODING DEVICE BY PARALLEL PROCESSING

### (57)Abstract:

**PURPOSE:** To improve efficiency by reducing the contention of a memory in an image decoding device with parallel configuration.  
**CONSTITUTION:** A partial decoder A101 reads header data in the memory A501, reads stream data as against slices 1-24 and prediction picture data and executes decoding in a decoding processing part. After decoding till the 24 slice, the memory B502 is accessed and 25-34 slices are decoded. Header data in the memory B502 is read by a prescribed timing, stream data as against the 34-44 slices is decoded and, then, 45-68 slices are decoded. Thus, a system is constituted in such a way that a parallel processing is enabled in the memories A501-C503 for the portion of three framed.



## LEGAL STATUS

[Date of request for examination] 22.03.1996  
[Date of sending the examiner's decision of rejection]  
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]  
[Date of final disposal for application]  
[Patent number] 2863096  
[Date of registration] 11.12.1998  
[Number of appeal against examiner's decision of rejection]  
[Date of requesting appeal against examiner's decision of rejection]  
[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-70457

(43) 公開日 平成8年(1996)3月12日

(51) Int.Cl.<sup>6</sup>

識別記号

庁内整理番号

F I

技術表示箇所

H 0 4 N 7/32

G 0 6 T 9/00

H 0 4 N 7/ 137

Z

G 0 6 F 15/ 66

3 3 0 D

審査請求 未請求 請求項の数11 O L (全 19 頁)

(21) 出願番号 特願平6-203659

(22) 出願日 平成6年(1994)8月29日

(71) 出願人 593177642

株式会社グラフィックス・コミュニケーション・ラボラトリーズ  
東京都渋谷区代々木4丁目36番19号

(72) 発明者 岡田 豊

東京都渋谷区代々木4丁目36番19号 株式会社グラフィックス・コミュニケーション・ラボラトリーズ内

(72) 発明者 小林 孝之

東京都渋谷区代々木4丁目36番19号 株式会社グラフィックス・コミュニケーション・ラボラトリーズ内

(74) 代理人 弁理士 小林 将高

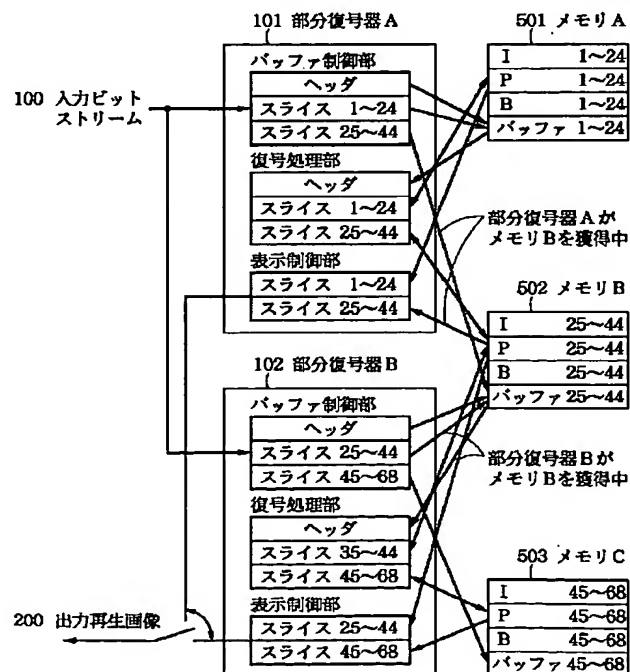
最終頁に続く

(54) 【発明の名称】 並列処理による画像復号装置

(57) 【要約】

【目的】 並列構成の画像復号装置におけるメモリの競合を少なくし、効率を向上させる。

【構成】 部分復号器AはメモリA内のヘッダデータを読み出し、更に、1～24スライスに対するストリームデータと、予測画像データを読み出して復号処理部で復号を行う。24スライスまでの復号後、メモリBにアクセスし、25～34スライスまでの復号を行う。所定のタイミングでメモリB内のヘッダデータを読み出し、34～44スライスに対するストリームデータの復号を行い、次いで45～68スライスの復号を行う。このように3フレーム分のメモリで並列処理が可能である構成を特徴としている。



## 【特許請求の範囲】

【請求項1】 複数の予測フレームから画像フレームを予測して符号化された画像データを復号する装置において、N個の部分復号器と、少なくともN+1個以上のメモリ群を有し、画像を分割して番号の小さいメモリ群に上部の画面を割り付ける様にN+1個のメモリ群に分けて記憶させ、k番目の部分復号器は、k番目のメモリ群と、k+1番目のメモリ群をアクセスすることにより、分割して割り付けられた画像を並列に復号する構成としたことを特徴とする並列処理による画像復号装置。

【請求項2】 N個の部分復号器のうち、どの2個の部分復号器も同一メモリ群内の画像を並列して復号することのないことを特徴とする請求項1記載の並列処理による画像復号装置。

【請求項3】 k番目の部分復号器は、k番目のメモリ群内に記憶された画像を対象に復号を開始し、k番目のメモリ群内の所定の画像の復号完了後、k+1番目のメモリ群内に記憶された画像を対象に復号を行い、k-1番目の部分復号器は、k-1番目のメモリ群内に記憶された画像を対象に復号を開始し、k-1番目のメモリ群内の所定の画像の復号完了後、k番目のメモリ群内に記憶された画像を対象に復号を行い、上記k番目の部分復号器によるk番目のメモリ群内の上記所定の画像の復号完了を、上記k-1番目の部分復号器によるk-1番目のメモリ群内の上記所定の画像の復号完了以前となる様に復号を行うことを特徴とする請求項1記載の並列処理による画像復号装置。

【請求項4】 N個の部分復号器により復号された再生画像データを記憶すべきメモリ領域と、表示のために出力すべき画像データを記憶しているメモリ領域が異なるフレームに対しては、N個の部分復号器を同時に復号開始し、上記2つのメモリ領域が同じであるフレームに対してはk+1番目の部分復号器の復号開始をk番目の部分復号器の復号開始以後となる様に復号を行うことを特徴とする請求項1記載の並列処理による画像復号装置。

【請求項5】 部分復号器により復号された再生画像データを記憶すべきメモリ領域と、表示のために出力すべき画像データを記憶しているメモリ領域が同じであるフレームに対し、再生画像データを記憶するための所定量のメモリ領域を別に設けて、表示のための画像データをメモリから読み出すことを待つことなく、復号を開始することを特徴とする請求項1記載の並列処理による画像復号装置。

【請求項6】 N個の部分復号器がN個のメモリ群をアクセスして復号を行い、残りのメモリ群から表示のための画像データ出力を行うことを特徴とする請求項1記載の並列処理による画像復号装置。

【請求項7】 全てのフレームの復号に対し、k番目の部分復号器による復号開始を、k+1番目の部分復号器による復号開始以前とすることを特徴とする請求項1記

載の並列処理による画像復号装置。

【請求項8】 N+1個のメモリ群に分割記憶された画像データを復号するためのビットストリームのデータを、該画像データと同一のメモリ群に分割して記憶させることを特徴とする請求項1記載の並列処理による画像復号装置。

【請求項9】 少なくともN個のメモリ群にビットストリーム内の全ヘッダ情報を記憶させることを特徴とする請求項1記載の並列処理による画像復号装置。

【請求項10】 2個の部分復号器を有し、全ビットストリームのデータを1番目と3番目のメモリ群のみに分割記憶させることを特徴とする請求項1記載の並列処理による画像復号装置。

【請求項11】 2個の部分復号器を有し、2番目のメモリ群には、2番目のメモリ群内に記憶される画像データと、その上、下最大8スライス分の画像データを復号するために必要なビットストリーム中のデータを記憶させることを特徴とする請求項1記載の並列処理による画像復号装置。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、符号化された画像信号を並列に復号する並列処理による画像復号装置に関するものである。

【0002】

【従来の技術】 デジタル表現された画像データを伝送または蓄積する場合、データ量を削減するために符号化が行われる。符号化の方法としては、画像情報（画像データ）の時間的または空間的相関性を利用して冗長度を少なくする方法がある。

【0003】 時間的相関性を利用する方法として、連続する2画面（フレーム）の差分を符号化したり、画像の動きを検出して、動き補償を行ったりするものがある。また、空間的相関性を利用する方法として、画像を所定の大きさのブロック（例えば縦方向、横方向とも8画素ずつ）に分けて、ブロック内のデータを直交変換し、変換係数をスキャン変換し（例えば低周波成分から高周波成分の順に並びかえる）、可変長符号化を行うものがある。MPEG（Moving Picture Expert Group）が標準化を進めている画像符号化方式（以下、MPEG2と略す）は、上記2つの方法を併用するものとなっている。MPEG2の暫定勧告は“Generic Coding of Moving Pictures and Associated Audio”と題するISO/IEC 13818-2に記載されている。

【0004】 図20は、このような方法により符号化されたデータを復号する画像復号装置の構成例である。図20において、バッファ制御部11、可変長復号器12、スキャン変換器13、逆量子化器14、逆DCT部15、動き補償画像再生部16により復号処理が実行される。ここでは、12～16の部分の復号処理部17と

してまとめている。18は表示制御部である。また、以下、10を復号器と呼ぶ。50はメモリであり、バッファメモリ51およびフレームメモリ（後述する3つのI、P、Bフレームのメモリ）52、53、54からなる。また、100は符号化された画像を表現する入力ビットストリーム、200は出力再生画像を示す。また、動き補償画像再生部16から出ている点線は書き込みを示す。

【0005】次に、動作について説明する。入力ビットストリーム100は、バッファ制御部11の制御により、バッファ書き込みデータ40としてバッファメモリ51に蓄積される。バッファメモリ51から読み出されたバッファ読出しデータ41は、可変長復号器12によって、可変長復号される。

【0006】全データが可変長符号化されている訳ではないが、固定長符号もこの可変長復号器12で復号されるものとする。次に、スキャン変換器13によりデータの順序を並び変えた後、逆量子化器14により逆量子化される。次に、逆DCT部15により逆離散コサイン変換される。動き補償画像再生部16では、画像の動きを考慮した再生を行う。MPEG2では、時間的に前のフレーム（ここではIフレーム）と時間的に後のフレーム（ここではPフレーム）の両方から時間的に中間のフレーム（ここではBフレーム）の予測を行う。そのため、Bフレームの再生には、予め復号されているIフレームとPフレームの予測画像読出しデータ42、43をフレームメモリ52、53から読み出す必要がある（MPEG2では、時間的に後のPフレームはBフレームに先立って復号される）。予測画像読出しデータ42、43と逆DCT部15の出力である予測誤差によりBフレームを動き補償画像再生部16で再生し、再生画像書き込みデータ44としてフレームメモリ54に書き込まれる。フレームメモリ52、53、54中にあるI、P、Bのフレームは所定の順に各メモリから読出され（図20ではBフレームデータ45を読み出している）、出力再生画像200が出力される。なお、以下の説明では40～45は単にデータという場合もある。

【0007】本発明は、MPEG2のあらゆる画像を処理する装置に適用可能であるが、例として、MPEG2のハイレベルとして定められているHDTV画像を再生する場合を考えてみる。HDTV画像の1フレームは図21のように横1920画素、縦1080ラインからなる。これを横、縦とも16画素ずつに分割する。1分割の単位をマクロブロックと呼ぶ（以下、MBと略す）。HDTV画像は、横120MB、縦68MB、全部で8160MBに分割される。

【0008】1つのMBは16×16画素の輝度信号（以下、Yと略す）と、8×8画素の青系と赤系の2種類の色信号（以下、Cb、Crと略す）から成る。16×16画素のY信号は4分割されて4つの8×8画素の

ブロックを構成する。従ってMBは6つの8×8画素ブロックより成る。1画素を8ビットで表現すればMB当たり3072ビットとなる。図21の様に、1フレームあたり8160MBでは25067520ビットとなる。図20の様に3フレームでは75202560ビットとなり、更にMPEGで定められているバッファ容量9787392ビットを加えると、89413632ビットとなる。これは、16メガビットのメモリ素子約5.33個分の容量となり、16メガビットのメモリ素子6個を必要とする。

【0009】さて、図20の復号器10と、メモリ50の間のデータの転送レートを試算してみる。バッファメモリ51への書き込みのデータ40は、MPEG2のハイレベルの規定から最大80メガビット/秒である。バッファメモリ51からの読出しのデータ41は最大バッファ容量9787392ビットを1フレームで読出すとすれば、最大転送レートは、

$$9787392 \text{ ビット/フレーム} \times 30 \text{ フレーム/秒} = 293621760 \text{ ビット/秒}$$

となる。予測画像の読出しのデータ42、43、書き込みのデータ44、再生画像の読出しのデータ45については、整数画素フレーム予測を想定すると、全て同じ転送レートとなり、次の様になる。

$$3072 \text{ ビット/MB} \times 8160 \text{ MB/フレーム} \times 30 \text{ フレーム/秒} = 752025600 \text{ ビット/秒}$$

以上を合計すると、約3400メガビット/秒となる。従って、復号器10とメモリ50の間のデータバス幅が32ビットとして、転送速度100メガヘルツ以上、データバス幅が64ビットとして、転送速度50メガヘルツ以上となる。この様に非常に高速のデータ転送が必要である。

【0010】次に、復号処理部17の演算速度を逆DCT部15を例に試算する。逆DCTは、8×8画素単位、即ちブロック単位で実行される。いま、64画素のデータを1クロックずつ入力して逆DCTを行うとすれば1ブロックあたり64クロックとなる。従って、演算クロックは、

$$8160 \text{ MB/フレーム} \times 6 \text{ ブロック/MB} \times 64 \text{ クロック/ブロック} \times 30 \text{ フレーム/秒} = 94 \text{ メガヘルツ}$$

となる。以上の様に、HDTVの復号には高速のデータ転送と高速の演算が必要になる。

【0011】高速処理を実現する方法として、並列処理がある。これは、処理を複数に分割して、各々の処理速度を緩和させる方法である。MPEG2の入力ビットストリーム100の特徴を利用して並列処理を行うことが可能である。図21に示した様に、横1行のマクロブロックのグループをスライスと呼ぶ。さらに、本発明では、MB1からMB120までをスライス1、MB121からMB240までをスライス2の様に呼ぶ。MPE

G2では、横1行のマクロブロック内を更に複数のマクロブロックのグループに分割可能で、その1つ1つをスライスと呼んでいるが、本発明では説明の便宜上、上記の様に呼ぶ。図21の場合、1フレームは68のスライスから構成されている。

【0012】さて、MPEG2の入力ビットストリーム100の特徴とは、各スライス毎にその先頭の識別子があることである。従って、1つのフレームを複数のスライスのグループに分割して、各々を並列に処理することが可能となる。

【0013】図22は、この様な並列処理の構成例である。この例では、画面を上下に2分割している。上半画面を処理するのが部分復号器Aで、下半画面を処理するのが部分復号器Bである。メモリは前述の様に16メガビットのメモリ素子6個を用い、上半画面分のデータをメモリAに、下半画面分のデータをメモリBに蓄積している。この構成で、上下の画面を同時に復号すれば、処理速度が緩和される。

【0014】

【発明が解決しようとする課題】MPEGでは動き補償の予測が行われる。垂直方向の動きの補償範囲は上、下とも最大8スライスと定められている。従って、復号の対象となっているMBに対する予測画像読出しデータ42、43の読出し(図20)は、上、下8スライスの範囲に及ぶ。

【0015】図22の様な構成の並列処理では、次の様な問題点がある。P、Bフレームの上半画面の下から8スライスの範囲の復号には、メモリAのみならず、メモリBの予測画像データが必要になり、部分復号器AがメモリBをアクセスする間、部分復号器Bによる下半画面の復号が停止することになる。

【0016】同様に、P、Bフレームの下半画面の上から8スライスの範囲の復号には、メモリBのみならず、メモリAの予測画像データが必要になり、部分復号器BがメモリAをアクセスする間、部分復号器Aによる上半画面の復号が停止することになる。

【0017】前記のメモリデータ転送レートの試算からもわかる様に、予測画像読出しデータ42、43の読出しは、バッファメモリ51へデータ40の書込み、データ41の読出し41と比較して、多量のデータ転送が必要であり、長時間にわたるメモリアクセスの競合により復号の停止をまねくことは並列処理の効率の劣下となることが判明した。

【0018】図22の構成による並列処理の別の問題点は、メモリの制御が複雑になることである。HDTV復号には16メガビットのメモリ素子6個を要することを既に述べたが、図22の構成では6個のメモリ素子を3個ずつに分けてメモリA、Bとして使用している。メモリ素子1個のデータ幅を16ビットとすると3個分では48ビットとなる。1画素データは8ビットで表現され

ているため、48ビットは6画素データ分となる。ところが、復号の単位となるブロックは8×8画素であり、6の倍数ではない。従って、ブロック毎にメモリアドレスを分割することができなくなり、メモリ制御が複雑になる。

【0019】本発明は、上記の様な並列構成の画像復号装置における問題点を解消し、メモリ競合の少ない、従って効率のよい並列構成の画像復号装置を提供することを目的とする。

【0020】

【課題を解決するための手段】本発明にかかる並列処理による画像復号装置は、N個の部分復号器と、少なくともN+1個のメモリ群を有し、画像をスライス単位で分割して、番号の小さいメモリ群に上部の画像を割り付ける様にN+1個のメモリ群に分けて記憶させ、k番目の部分復号器は、k番目のメモリ群とk+1番目のメモリ群をアクセス可能とする。

【0021】また、N個の部分復号器のうち、どの2個の部分復号器も同一のメモリ群内の画像を並列して復号しない様に復号を行う。

【0022】また、k番目の部分復号器は、少なくともk番目のメモリ群をアクセスして復号を開始し、k番目のメモリ群内の画像復号完了後、少なくともk+1番目のメモリ群をアクセスして復号を行う。k-1番目の部分復号器は、少なくともk-1番目のメモリ群をアクセスして復号を開始し、k-1番目のメモリ群内の画像復号完了後、少なくともk番目のメモリ群をアクセスして復号を行い、上記k番目の部分復号器によるk番目のメモリ群内の画像復号完了は、k-1番目の部分復号器によるk-1番目のメモリ群内の画像復号完了より早くなる様に復号を行う。

【0023】また、復号中の再生画像データを記憶するメモリ領域と表示出力中の再生画像データを記憶しているメモリ領域が同一である場合には、再生画像のデータ書込みが表示すべきデータ読出しを超越さない様に制御しなければならない(以下これを超越制御と呼ぶ。)。そこで、超越制御不要なフレームに対しては、N個の部分復号器を同時に復号開始させ、超越制御が必要な時には、k+1番目の部分復号器の復号開始をk番目の部分復号開始より遅らせる様に、各部分復号器の復号開始タイミングを制御する。

【0024】また、本来超越制御の必要なフレームの復号に対して、再生画像データを書込むための所定量のメモリ領域を割り付け、表示のための画像データの読出しを待つことなく先行復号可能にする。

【0025】また、N個の部分復号器がN個のメモリ群をアクセスして復号を行い、残りのメモリ群から表示出力のための画像データの読出しを行う様に復号を制御する。

【0026】また、全てのフレームの復号に対し、k番

目の部分復号器による復号開始を、 $k+1$  番目の部分復号器による復号開始より早くする様に復号開始タイミングを制御する。

【0027】また、I、P、Bのフレーム画像データを $N+1$  個のメモリ群にスライス単位で分割して記憶させ、各スライスを復号するためのビットストリームのデータを各スライスと同一のメモリ群に分離して記憶させる。

【0028】また、 $N$  個の部分復号器に対して、少なくとも $N$  個のメモリ群に、ビットストリーム内の全ヘッダ情報を記憶させる。

【0029】また、 $N=2$  の場合、全てのビットストリームデータを1 番目のメモリ群と、3 番目のメモリ群に記憶させる。

【0030】また、 $N=2$  の場合、2 番目のメモリ群には、2 番目のメモリ群に記憶される画像データと、その上、下8 スライス分の画像データを復号するのに必要なビットストリームのデータを記憶させる。

【0031】

【作用】本発明によれば、 $N$  個の部分復号器に対して、 $N+1$  個以上のメモリ群があるので、 $k$  番目の部分復号器が、 $k$  番目のメモリ群と $k+1$  番目のメモリ群の両方をアクセスするタイミングを設けることが可能となる。そのタイミング中に、 $k$  番目のメモリ群の下部8 スライスの復号に必要な予測画像データを $k+1$  番目のメモリ群から読出すことが可能であり、 $k+1$  番目のメモリ群の上部8 スライスの復号に必要な予測画像データを $k$  番目のメモリ群から読出すことが可能である。この期間中は、他の部分復号器が $k$  番目と $k+1$  番目のメモリをアクセスする可能性が少なくなるので、並列処理の効果が高くできる。

【0032】また、複数個の部分復号器が同一のメモリ群内のスライスを復号しないことにより、再生画像データの書込みによるメモリの競合を回避できるので、効率のよい並列復号が可能になる。

【0033】また、 $k$  番目の部分復号器による $k$  番目のメモリ群内の画像復号完了を、 $k-1$  番目の部分復号器による $k-1$  番目のメモリ群内の画像復号完了より早くすることの作用は、次の通りである。即ち、上記 $k$  番目の部分復号器が $k+1$  番目のメモリ群の上部8 スライスを復号した後は、 $k$  番目の部分復号器が $k$  番目のメモリ群から予測画像データを読出す必要がなくなるので、 $k-1$  番目の部分復号器が、 $k$  番目のメモリ群から予測画像データを読出すことが可能になる。

【0034】また、追越制御が不要なフレームに対しては（特にI、Pフレームでは追越制御を不要にできる。） $N$  個の部分復号器全部に、1 フレーム分の復号時間をもたせることができるので、処理時間の余裕を得ることができる。

【0035】また、追越制御の必要なフレームの復号に

対して、再生画像データを書込むためのメモリ領域を割り付けることにより、復号時間を長くとることができるので、処理時間の余裕を得ることができる。

【0036】また、予測画像データの読出し／再生画像データの書込みと、表示出力のための画像データの読出しを別々のメモリ群をアクセスして実行することにより、復号装置とメモリとのデータ転送効率を向上させることができる。

【0037】また、追越制御の必要の有無によらず全てのフレームの復号に対し、上部のスライスを復号する部分復号器ほど復号開始タイミングを早くすることにより、再生画像データを書込むために必要なメモリ領域が少なく、 $N$  個の部分復号器全部に1 フレーム分の復号時間をもたせることができるので、処理時間の余裕を得ることができる。

【0038】また、各メモリ群内のスライスを復号するためのビットストリームのデータをそれぞれ1 つのメモリ群内に記憶させるので、ビットストリームをバッファから読出すためにも、部分復号器間でメモリの競合が発生しない様にできる。

【0039】また、ヘッダ情報を少なくとも $N$  個のメモリ群に重複して記憶させることにより、 $N$  個の部分復号器は、復号を開始する際、個々にヘッダ情報を読出すことができる。

【0040】また、 $N=2$  の場合、即ち、2 個の部分復号器と3 個のメモリ群を用いる場合、1 番目の部分復号器は常に1 番目のメモリ群をアクセス可能であり、2 番目の部分復号器は常に3 番目のメモリ群をアクセス可能である。従って、全てのビットストリームデータを1 番目と3 番目のメモリ群に記憶させて復号することにより、即ち、上下半画面のビットストリームをそれぞれ1 つのメモリ領域に割り付けることにより、バッファの制御が容易になる。

【0041】また、 $N=2$  の場合、後述の実施例の様に、1 番目と3 番目のメモリ群内の画像データ（スライス数）を、2 番目のメモリ群内の画像データ（スライス数）より多くなる様に割り付けるとよい場合がある。この時、1 番目と3 番目のメモリ群内のバッファ領域が少なくなる。2 番目のメモリ群に、2 番目のメモリ群内の画像データを復号するために必要なビットストリームのデータだけでなく、その上下8 スライス分の画像データを復号するために必要なビットストリームのデータを記憶させることにより、1 番目と3 番目のメモリ群内に記憶させるべきビットストリームデータを減少させることができる。

【0042】

【実施例】

【実施例1】以下、本発明の第1の実施例を図1～図5により説明する。

【0043】図1は本実施例の基本構成図である。部分

復号器A101と部分復号器B102の内部構成は基本的には図20の復号器10と同じである。なお、図20と同一符号は同一部分を示す。ただし、バッファ制御部（後述する図2）でスライスデータの分離を行う機能を有し、表示制御部（後述する図2）で、部分復号器A、Bの101と102の出力の切り換えを行う機能を有する。また、メモリA501～C503は、それぞれデータ幅16ビットの16メガビットのメモリ素子2個である。従って、各メモリ群（以下、必要時以外は単にメモリという）のビット幅は32ビットで、部分復号器A、Bの101と102はそれぞれ64ビットのメモリデータ幅となる（以下、必要時以外は単に部分復号器A、Bという）。

【0044】図2は本実施例の動作の様子を模式的に示したものである。同一の入力ビットストリーム100が、部分復号器A、Bに入力される。部分復号器A、B内のバッファ制御部で、ヘッダの解釈とスライスの分離が行われる。

【0045】本実施例では、メモリA501に1～24スライスの画像データ、メモリB502に25～44スライスの画像データ、メモリC503に45～68スライスの画像データを割り付けるとしている（以下、必要時以外は単にメモリA～Cという）。そこで、入力ビットストリーム100中のヘッダデータと、1～24スライスのデータをメモリAのバッファ領域に、ヘッダデータと25～44スライスのデータをメモリBのバッファ領域に、45～68スライスのデータをメモリCのバッファ領域に書込む。部分復号器Aと部分復号器Bがそれぞれヘッダデータを読込んで復号を開始できる様に、ヘッダデータはメモリAとメモリBに重複して書込まれる。また、メモリAは常に部分復号器Aに専有されるので、メモリAへの書込みは部分復号器Aにより行われる。同様にメモリCへの書込みは部分復号器Bにより行われる。しかし、メモリBは部分復号器Aに獲得される期間と、部分復号器Bに獲得される期間があるので、メモリBへの書込みはメモリBを獲得している部分復号器により行われる。今、部分復号器AによりメモリBへ入力ビットストリーム100の書込みがなされたとする。この時、部分復号器Bも同一の入力ビットストリーム100を受信しているので、部分復号器AがメモリBへ書込んだデータの量を解析可能であり、バッファ蓄積量を知ることができる。

【0046】次に、所定のタイミングで部分復号器AはメモリA内のヘッダデータを読み出し、更に、1～24スライスに対するストリームデータと、必要に応じて予測画像データを読み出して復号処理部で復号を行う。24スライスまでの復号を終えたら、メモリBにアクセスして、25～34スライスまでの復号を行う。同様に、所定のタイミングで部分復号器BはメモリB内のヘッダデータを読み出し、更に35～44スライスに対するストリ

ームデータと、必要に応じて予測画像データを読み出して、復号処理部で復号を行う。44スライスまでの復号を終えたらメモリCにアクセスして、45～68スライスの復号を行なう。

【0047】以上の様にして復号された画像データは、最上ラインから読出される。いわゆるプログレシブ画像では第1ラインから第1080ラインまで、すべてのラインが順に読出され、インタレース画像では、例えば、まず、奇数ラインだけを読み出し、奇数フィールドを得、次に偶数ラインだけを読み出し、偶数フィールドを得る。これらのデータの読出しは、読出すべきデータを記憶しているメモリを獲得している部分復号器により行われ、2つの部分復号器の出力を切り替えることにより連続した出力再生画像200が得られる。

【0048】図3は、復号と出力再生画像200のタイミングを示すものである。ここでは、I、P1、B1、B2、P2、B3フレームの順に入力ビットストリーム100のデータを受信し、I、B1、B2、P1、B3フレームの順に出力再生画像200を得るものとしている。更に、出力はインタレースを仮定している。また、Iフレームはその復号開始から1.5フレーム後に再生画像を出力するとしている。

【0049】図中、中段部に示した、I、P1、B1などと付した四角形は、図20の52、53、54のフレームメモリを示す。フレームメモリに向う矢印は書込みが行われることを示し、フレームメモリから出る矢印は読出しが行われることを示す。Iフレーム復号時には、復号された再生画像データの書込みだけが行われる。P1フレーム復号時には、Iフレームから予測画像データを読み出し、再生画像データをP1フレームメモリに書込む。また、P1復号時の後半には、Iフレームの奇数フィールドの読出しも行われる。なお、各フレームは1フレーム期間内に復号が完了すればよい。同様にフレームメモリのアクセスを調べると、Bフレーム復号時には、同一のフレームメモリに対して、書込みと読出しが行われることがわかる。B2フレームの復号に対して説明すれば、Bフレームのフレームメモリ中にあるB1フレームの再生画像の出力が終了した領域は、B2フレームの書込みが可能になるが、B1フレームの再生画像の出力が終了していない領域では、B2フレームの書込みを待たせる必要がある。当然のことながら、B2フレームの復号、書込みはB2フレームの再生画像出力タイミングより前に完了させる必要がある。この様な場合を以下、前述したように追越制御必要な場合と呼ぶ。

【0050】以上を考慮すると、IフレームとPフレームに対しては、上半画面を復号する部分復号器Aと、下半画面を復号する部分復号器Bを同時に復号開始させ、追越制御の必要なBフレームでは下半画面を復号する部分復号器Bの復号開始を、上半画面を復号する部分復号器Aの復号開始より1/4フレーム遅らせることによ



り、並列復号が可能になる。このように、本実施例では3フレーム分のフレームメモリだけで並列復号できるという利点を有する。

【0051】図4に、追越制御の不要なIフレームおよびPフレーム（図3参照）に対する並列復号のタイミングの様子と、各期間におけるメモリアクセスの様子を示す。期間①では、部分復号器AはメモリAをアクセスしながら上半画面の復号を開始し、かつ偶数フィールド表示のための再生画像出力を行う。この期間、部分復号器BはメモリBをアクセスしながら、下半画面の復号を開始する。この間、部分復号器BはメモリC内に記憶している予測画像データも必要に応じてアクセス可能である。図4に期間①～⑥に対応して示したデータ転送の図において、部分復号器B102がメモリC503から読出している破線のデータ42、43がこれにあたる。また、期間①で受信した入力ビットストリーム100の書き込みのデータ40は、メモリA501、メモリB502、メモリC503のどれに書き込むべきかは定められないので、これについても破線で示した。

【0052】期間②では、出力再生画像200がメモリB502から部分復号器B102を経由して出力されるようになること以外は、期間①と同じである。

【0053】期間③では、出力再生画像200が、メモリC503から部分復号器B102を経由して出力される。また部分復号器B102はメモリC503をアクセスしながら復号し、必要に応じてメモリB502から予測画像データ42、43を読出す。もし、期間③までに部分復号器A101がメモリA501内の下部8スライス以上を残す速度で復号を行い（動き補償のための予測画像をメモリB502から読出す必要がない）、部分復号器B102がメモリC503内の上部8スライス以上の復号を終える速度で復号を行えば、予測画像を読出すためのメモリB502の競合を回避することができる。たとえ、上述の復号速度の関係が満足されなかったとしても、例えば期間③までに部分復号器A101がメモリA501内のスライスを全部復号する速度であったとしても、メモリB502の競合をおこす可能性は極めて少ない。なぜなら、部分復号器A101がメモリB502内の予測画像データを必要とするのは下側から動き補償をする（物体が上方向に運動した時など）場合であり、逆に部分復号器B102がメモリB502内の予測画像データを必要とするのは、上側から動き補償をする（物体が下方向に運動した時など）場合であり、1つのフレーム内で互いに逆方向からの動き補償が同時に必要となる可能性が少ないからである。

【0054】競合を回避するために、期間③までに部分復号器A101による復号をメモリA501内の下部8スライスを残して中断させ、期間④でそれ以降を再開させてもよいし、期間③までに部分復号器A101による復号を可能な限り進めておいて、競合が発生した時点で

中断させてもよいし、更に、競合が発生したらメモリB502を一時的に部分復号器A101に切り替えて中断させることなく復号させてもよい。

【0055】いずれにしても部分復号器B102によるメモリB502内の35～44スライスの復号完了時点aを部分復号器A101によるメモリA501内のスライスの復号完了時点b以前とすることにより、メモリの競合を少なくできるので、効率のよい並列復号が可能となる（図2参照）。

【0056】期間④⑤⑥は、期間①②③と同様の動作であるが、メモリB502は主に部分復号器A101によってアクセスされることになる。

【0057】図5に、追越制御の必要なB2フレーム（図3参照）に対する並列復号のタイミングの様子と、各期間におけるメモリアクセスの様子を示す。なお、メモリA501～メモリC503の記憶状態はスライス番号ではなく、スライス数で示してある。

【0058】期間①では、部分復号器A101はメモリA501をアクセスしながら上半画面の復号を開始し、かつ偶数フィールド表示のための再生画像出力を行う。期間②では、部分復号器A101は上半画面の復号を継続し、出力再生画像200はメモリB502をアクセスしながら部分復号器B102により出力が行われる。期間①、②では、偶数フィールドの下半画面は未表示であるため、復号による再生画像をオーバーライトすることができない。従って部分復号器B102による復号は期間③以降に行われる。図4の場合と同様に、期間④までに、部分復号器A101がメモリA501内の下部8スライス以上を残す速度で復号を行い、部分復号器B102がメモリC503内の上部8スライス以上の復号を終える速度で復号を行えば、予測画像データを読出すためのメモリB502の競合を回避することができる。たとえば、上述の復号速度の関係が満足されなかったとしても、例えば期間④までに部分復号器A101がメモリA501内のスライスを全部復号する速度であったとしても、部分復号器B102によるメモリB502内の35～44スライスの復号完了時点aを部分復号器A101によるメモリA501内のスライスの復号完了時点b以前とすることにより、メモリB502の競合をおこす可能性が極めて少なくなることは、図4の場合と同様である。

【0059】以上図1～図5により説明した様に、本実施例によればメモリ競合アクセスの極めて少ない、効率的な並列復号が可能である。

〔実施例2〕以下、本発明の第2の実施例を図6により説明する。図示はしていないが、並列接続された部分復号器A101、B102の構成については、図1と同じである。

【0060】本実施例は、第1の実施例で述べた追越制御の不要なIフレーム、Pフレームに対する別の並列処

理による画像復号装置を提供する。

【0061】図6は、追越制御不要な1フレーム分の期間における並列復号のタイミングの様子と、各期間におけるメモリアクセスの様子について示したものである。

【0062】期間①では、部分復号器A101はメモリB502をアクセスしながら復号を開始する。また、部分復号器A101はメモリA501から再生画像データを読み出し、偶数フィールド表示出力を得る。部分復号器B102はメモリC503をアクセスして、メモリC503の上から9スライス目から復号を開始する。この様にするにより、メモリB502の競合を回避できると同時に、3つのメモリのうち2つを並列復号のために、残りの1つを再生画像データの読み出しのために分離してアクセス可能にできる。

【0063】期間②では、メモリB502が再生画像データの読み出しのためにアクセスされ、メモリA501は部分復号器A101により、メモリC503は部分復号器B102により復号のためにアクセスされる。

【0064】以下同様に、全ての期間で再生画像データの読み出しのためのアクセスと復号のためのアクセスを分離できることがわかる。従来例の説明で述べたように、高いデータ転送レートの必要な上記3つのアクセスを分離することにより、並列復号の効率が著しく向上する。

【実施例3】以下、本発明の第3の実施例を図7により説明する。

【0065】図示はしていないが、並列接続された部分復号器A101、B102の構成については、図1と同じである。本実施例は第1の実施例で述べた追越制御の必要なB2フレームに対する別の並列処理による画像復号装置を提供する。

【0066】図7は1フレーム分の期間における並列復号のタイミングの様子と、各期間におけるメモリアクセスの様子について示したものである。部分復号器A101によって行われる復号については、図5と同じである。本実施例では、部分復号器B102によって行われる復号を偶数フィールドの表示を待たずに開始させる。未表示のデータがオーバーライトによって失われることを防ぐために、Bフレームのみ所定量のメモリ領域を別に設ける。図7では、部分復号器B102によって行われる最初の18スライス分（正確にはそのうちの偶数フィールドデータ分、従って18/2スライス分）を記憶する領域をメモリB502とメモリC503に確保してある。この様にすることにより未表示のデータを失うことなく、表示に先行して復号可能になる。従って、下半画面に対する復号時間を長くすることができる。

【0067】図8は前記第3の実施例の別の並列復号のタイミングの様子と、各期間におけるメモリアクセスの様子について示したものである。図7の例では、下半画面の復号に必要とされる処理速度を緩和できたが、上半画面の復号に必要とされる処理速度は図5の場合と同じ

である。図8では処理時間に余裕のある部分復号器B102により復号されるスライスを増加し（38スライスにする）、逆に部分復号器A101により復号されるスライスを減少させる（30スライスにする）ことにより、部分復号器A101と部分復号器B102の処理の負担を均等化する。

【0068】更に、メモリB502の切り替え目標タイミングを期間②と③の間に設定することにより、部分復号器A101の必要処理速度を緩和させることができる。（図7では期間④と⑤で18スライス復号しなければメモリの競合が発生する可能性があるが、図8では期間③、④、⑤で18スライスを復号すればメモリの競合は発生しない。）

図9は本実施例の更に別の並列復号タイミングを示すものである。この方法では、追越制御の不要なI、Pフレームに対しては図4と同じタイミングで復号し（図4の期間③と④の間をメモリB502の切り替え目標タイミングとする）、追越制御の必要なB2フレームでは図8と同様のタイミングで復号する（図8の期間②と③の間をメモリB502の切り替え目標タイミングとする）。そのため、I、Pフレームは部分復号器A101、部分復号器B102とも34スライスずつの復号をするが、Bフレームは部分復号器A101が30スライス、部分復号器B102が38スライス復号する様フレームメモリの割り付けを行なう。

【実施例4】以下、本発明の第4の実施例を図10、図11により説明する。

【0069】図示はしていないが、並列接続された部分復号器A101、B102の基本的構成については、図1と同じである。

【0070】図10は本実施例の復号と出力再生画像の出力のタイミングを示すものである。図3と同様、I、P1、B1、B2、P2、B3フレームの順に入力ビットストリーム100のデータを受信し、I、B1、B2、P1、B3フレームの順に再生画像出力を得るものとしている。

【0071】本実施例では、部分復号器A101による復号を、部分復号器B102による復号より各フレームとも1/4フレーム早く開始させる。出力再生画像200は、Iフレームに対して、部分復号器B102による下半画面の復号開始から1.5フレーム遅れてインタレースで出力される。

【0072】図3と同様フレームメモリアクセスも図10に示した。これからわかるようにBフレーム復号にはBフレームメモリへの書込みと読み出しが同時に行われる期間があり、未表示データがオーバーライトで失われることのないよう復号しなければならない。そこで、上半画面、下半画面ともBフレームのみに所定量の別のメモリ領域を割り付ける。このようにすることにより、すべてのフレームに対し、部分復号器A101及び部分復

号器B102の復号時間を1フレーム期間割り当てることができるので、並列処理の効率が非常に向上する。

【0073】図11に、本実施例による1フレームに対する並列復号のタイミングの様子と、各期間におけるメモリアクセスの様子を示す。部分復号器A101は、復号済みの奇数フィールドの上半画面表示が終わった時点で、今着目しているフレームを最上スライスから復号開始する。期間①と②で部分復号器A101はメモリA501をアクセスしながら上半画面の復号を行う。更に、期間③でも復号を続ける。期間③では、復号済みの偶数フィールドの上半画面表示が行われ、図11のように、上から10スライス分の復号が終わった時点で、偶数フィールドの表示が追越していくと想定する。これを前提にすると、上部10スライスの偶数フィールドの再生データは、未表示の偶数フィールドデータを記憶しているメモリ領域にオーバーライトすることができないので、別のメモリ領域を割り付ける必要がある。11スライス以下は偶数フィールドの表示を追越さない様に復号を続けていけば、表示済みのメモリ領域にオーバーライトすることができる。部分復号器A101によるそれ以下の復号及び部分復号器B102による下半画面の復号は図8で説明した動作と同じである。

【0074】図11にはは示されていないが、期間①、②では、部分復号器B102は前のフレームの下半画面を復号できるし（図11の期間⑧、⑨に相当する）、期間⑧、⑨では、部分復号器A101は次のフレームの上半画面の復号を開始できる。

【実施例5】以下、本発明の第5の実施例を図12により説明する。

【0075】図示はしていないが、並列接続された部分復号器A101、B102の基本的構成については、図1と同じである。

【0076】本実施例は第4の実施例における部分復号器A101による上半画面内の復号順序を変えたものである。101は復号済みの奇数フィールドの24スライス分（ $24 \times 16 \times 1 / 2 = 192$ ライン分）の表示が終わった時点で、今着目しているフレームの上半画面の途中（上から25スライス目）をメモリB502をアクセスして復号開始する。期間①②でメモリB502内の10スライスの復号を終え、期間③で上半画面の最上スライスに戻って復号を続ける。その後期間⑥までにメモリA501内の24スライスの復号を終える。このような順に復号する場合、表示中のフレームの25～34スライスの偶数フィールドを未表示の時に、今着目しているフレームの25～34スライスを復号することになるので、同じメモリ領域にオーバーライトすることができず、別のメモリ領域を割り付ける必要がある。下半画面の復号は第4の実施例と同様に行われるので、表示より先行する復号のために、メモリB502内に25～44スライスの1/2（偶数フィールド分）即ち10スライ

ス分のメモリ領域を確保すればよい。

【0077】本実施例でも、第4の実施例と同様、すべてのフレームに対して、部分復号器A101及び部分復号器B102の復号時間を1フレーム期間割り当てることができるので、並列処理の効率が非常に向上する。

【実施例6】以下、本発明の第6の実施例を図13により説明する。

【0078】図示はしていないが、並列接続された部分復号器A101、B102の基本的構成については、図1と同じであり、更に、復号と再生画像出力のタイミングは図10と同じである。

【0079】本実施例では、部分復号器A101は常にメモリA501を、また、部分復号器B102は常にメモリC503をアクセス可能であることを利用し、メモリB502内の記憶されている画像データを復号する時も、メモリA501又はメモリC503をアクセスしてビットストリームを読出すことを可能にする。即ち、図13のメモリアクセスに示したように、バッファへのデータ40の書込みと、データ41の読出しは常にメモリA501、メモリC503をアクセスして行われる。

【0080】図13では、メモリA501～メモリ503に記憶する画像データの配分を変えてある。即ち、図13の様に、メモリA501とメモリC503内のスライス数をメモリB502内のスライス数より減少させることにより、メモリA501とメモリC503内のバッファ領域を大きく確保する。この様にして、上半画面（34スライス）の復号に必要なすべてのビットストリームデータをメモリA501に、また、下半画面（34スライス）の復号に必要なすべてのビットストリームデータをメモリC503に記憶させることが可能になる。メモリA501、メモリC503内に確保できるバッファ容量で十分なビットストリームに対しては、図11のようなスライス配分でも（メモリB502内にバッファ領域を設けず）上記と同様のことが実現できることは言うまでもない。本実施例では、上下半画面のビットストリームデータをそれぞれ1つのメモリ領域に割り付けるので、バッファ制御が容易になる。

【実施例7】以下、本発明の第7の実施例を図14により説明する。

【0081】並列接続された部分復号器A101、B102の基本的構成については、図1と同じである。

【0082】本実施例では、メモリA501～C503内に記憶する画像データのスライス配分と、ビットストリームデータの配分を異なる様に設定する。

【0083】図14のメモリA501～C503に記憶すべきデータの例を示した。すなわち、メモリA501には、画像データのうち1～24スライスまでを記憶し、バッファ領域には、ビットストリーム中のヘッダ及び1～16スライスに関するデータを記憶する。メモリB502には、画像データのうち25～44スライスま

でを記憶し、バッファ領域にはビットストリーム中の17～52スライスに関するデータを記憶する。メモリC503には画像データのうち45～68スライスを記憶し、バッファ領域にはビットストリーム中の53～68に関するデータを記憶する。

【0084】部分復号器A101を例にとって以下動作を説明する。

【0085】部分復号器A101はメモリA501をアクセスしながら1～16スライスまでの復号を行う。

【0086】次に17～24スライスの復号時には、ビットストリームの読出しをメモリB502から行い、予測画像データをメモリA501又はメモリB502から読出し、再生画像データをメモリA501に書込む。17～24スライス復号時には、部分復号器A101はメモリA501のみならず、予測画像データアクセスのためにメモリB502も獲得しているため、ビットストリームを読出すことも可能である。

【0087】本実施例の利点は次の通りである。即ち、メモリA501とメモリC503には24スライス分の画像データを記憶し、メモリB502には20スライス分の画像データを記憶しているため、メモリの容量を同じとすると、メモリA501とメモリC503に比べて、メモリB502のバッファ領域が大きい。メモリB502のバッファ領域に25～44スライス以外のストリームデータを記憶することにより、各メモリのバッファ領域の均等化が可能になる。

【実施例8】以下、本発明の第8の実施例を図15により説明する。

【0088】第6の実施例を除く第1～第7の実施例では、3個のメモリそれぞれに、ビットストリーム中の予め決められたスライスに対するストリームデータを記憶させる。これに対して本実施例では、メモリA501のバッファ領域と、メモリB502のバッファ領域の1部分にヘッダ及び上半画面（1～34スライス）のストリームデータを記憶させ、メモリB502のバッファ領域の残りとメモリC503のバッファ領域にヘッダ及び下半画面（35～68スライス）のストリームデータを記憶させる。具体的な動作例をヘッダ及び上半画面のストリームデータについて以下述べる。

【0089】入力ビットストリーム100は部分復号器A101のバッファ制御部で解析され、ヘッダ及び1～34スライスのデータについてはまずメモリA501のバッファ領域に記憶させる。次のフレームのヘッダ及び1～34のスライスのデータをメモリA501のバッファ領域の続きに記憶させる。このように記憶させていき、メモリA501のバッファ領域が充満したら、次にメモリB502内のバッファ領域に記憶させる。メモリB502は部分復号器A101と部分復号器B102で切り替えて用いられるため、メモリB502を部分復号器B102が専有している場合には、一時的に部分復号

器A101に切り替えて、ストリームデータの書込みを行ってもよいし、同一のストリームデータが部分復号器B102にも入力されているため、部分復号器B102からメモリB502へストリームデータの書込みを行ってもよい。このようにしてメモリB502の所定バッファ領域に記憶させていき、その領域が充満したら、メモリA501のバッファ領域に戻る様にする。復号時には、部分復号器A101はメモリA501又はメモリB502からビットストリームデータを読出す。メモリB502を部分復号器B102が専有している場合には、一時的に部分復号器A101に切り替えて読出す必要がある。

【0090】本実施例によれば、入力ビットストリーム100の少なくとも読出し時にメモリの競合が発生し、メモリを切り替えなければならない可能性がある。しかし、従来技術の説明で述べたように入力ビットストリーム100に対するメモリとのデータ転送レートは予測画像データ、再生画像データなどのデータ転送レートに比べれば非常に低い。従って、上記メモリの切替えは並列復号の効率を殆ど劣下させない。逆にメモリA501とB502、メモリB502とメモリC503に分割されたバッファ領域をそれぞれ統合させることができるため、バッファ領域を有効に用いることが可能になる。

【実施例9】以下、本発明の第9の実施例を図16、17により説明する。

【0091】図示はしていないが、並列接続された部分復号器A101、B102の基本的構成は、図1と同じである。

【0092】本実施例は、プログレッシブ画像（ノンインタレース画像）に対する並列復号の例である。

【0093】図16は、入力ビットストリーム100の各フレームに対する復号開始と出力再生画像200のタイミングを示す図である。

【0094】同時に破線で示した様に、各フレームは最上ラインから最下ラインまで順に表示される（図の出力再生画像）。各フレームの復号は、図の2本の破線の間の期間に終了すればよい。B2フレームの復号を例にすれば、破線で示したB1フレームの再生画像出力後で、かつ、破線で示したB2フレームの再生画像出力前に復号を行なう。これに対し、図16で示したようにB1フレームの再生画像の上半面の出力を終えた時点で、上半画面の部分復号と下半画面の部分復号を開始すれば、その両者ともに、すべてのフレームで1フレーム期間の復号時間を確保することができる。

【0095】図17は、任意のフレームの並列復号タイミングを示す図である。上半画面の部分復号器A101はメモリA501をアクセスしながら上部スライスから復号を開始し、期間①でメモリA501内の画像スライス中、下部8スライスを残す速度で復号する。この間、下半画面の部分復号器B102は、メモリB502をア

アクセスして画面中央部から復号を開始し、メモリC503内の上部8スライス以上を復号する。これにより部分復号器A101と部分復号器B102の間でメモリB502の競合がなく並列復号が可能である。同様に期間②でもメモリの競合は発生しない。上記部分復号器A101と部分復号器B102の復号速度の関係が満足されない場合でも、効率を大きく劣下させることなく並列復号できることは実施例1と同様である。

【実施例10】以下、本発明の第10の実施例を図18、19により説明する。

【0096】図18に本実施例の構成を示す。ここでは、部分復号器をA、B、Cの3個101、102、103と、メモリをA、B、C、Dの4個501、502、503、504を使用する。メモリA501には画面最上部の所定数のスライスに対応する画像データを記憶し、また、メモリB502にはメモリA501内のスライスに続く所定数のスライスに対応する画像データを記憶し、以下同様に、メモリC503、D504にも所定数のスライスに対応する画像データを記憶する。また、各メモリにはバッファ領域も確保する。この構成で、部分復号器A101はメモリA501とメモリB502、部分復号器B102はメモリB502、メモリC503、部分復号器C103はメモリC503、メモリD504をアクセスしながら復号を実行する。

【0097】図19は1フレームの復号の様子を示す図である。ここでは追越制御が必要ないとして部分復号器A、B、Cの101、102、103の復号を同時に開始する場合を示した。部分復号器A101はメモリA501内の最初のスライスから復号を開始し、部分復号器B102はメモリB502内の途中のスライスから復号を開始し、部分復号器C103はメモリC503内の途中のスライスから復号を開始する。部分復号器C103は復号の際、予測画像データをメモリD504から読出すこともできる。次に、部分復号器C103によって復号されるべきメモリC503内のスライスが復号完了する時点をとすると、a以降、部分復号器C103はメモリD504内のスライスを復号する。場合によっては予測画像データをメモリC503から読出すこともできる。次に、部分復号器B102による復号が進むと、部分復号器B102は必要に応じて予測画像データをメモリC503から読出す。部分復号器B102によって復号されるべきメモリB502内のスライスが復号完了する時点をとすると、b以降部分復号器B102はメモリC内の上部スライスを復号する。場合によっては予測画像データをメモリB502から読出すこともできる。同様に、部分復号器A101がメモリA501内のスライスを復号完了する時点をとすると、この時、aが最も早く、次にb、次にcとなるタイミングで復号すれば、部分復号器A～Cの101～103が同一メモリ内のスライスを復号することを回避できる。

【0098】以上のように、本実施例では3個の部分復号器によるメモリ競合の極めて少ない、効率的な並列復号が可能である。

【0099】なお、図1、図18に示す実施例を一般的に表示すれば、請求項1に示すように、部分復号器はN個、メモリ群にN+1個を用い、k番目の部分復号器はk番目のメモリ群と、k+1番目のメモリをアクセスする構成となる。

【0100】これを図1の第1の実施例に当てはめると、

部分復号器の数  $N = 2$  個

メモリ群  $N + 1 = 3$  個

k=1の部分復号器A101はメモリA501とメモリB502にアクセス

k+1=2の部分復号器B102はメモリB502とメモリC503にアクセス

となる。また、図18の第10の実施例に当てはめると

部分復号器の数  $N = 3$  個

メモリ群  $N + 1 = 4$  個

k=1の部分復号器A101はメモリA501とメモリB502にアクセス

k+1=2の部分復号器B102はメモリB502とメモリC503にアクセス

k+2=3の部分復号器C103はメモリC503とメモリD504にアクセス

となる。このように、Nとkとを用いて一般的な表示を行うことができる。

【0101】

【発明の効果】以上詳細に説明した様に、本発明にかかる画像復号装置によれば、N個の部分復号器とN+1個以上のメモリ群を有することにより、k番目の部分復号器がk番目のメモリ群とk+1番目のメモリ群の両方を同時にアクセスするタイミングを設けることができる。この期間に、一方のメモリ群の復号に必要な予測画像データを他方のメモリ群から読出すことが可能であり、高い効率の並列復号が可能になる。

【0102】また、複数の部分復号器が同一のメモリ群内の画像データを復号しないことにより、同一メモリに複数の再生画像データを書込むことによるメモリの競合を完全に回避でき、更に予測画像データも、通常、復号対象の画像データ近傍にあるので、予測画像データの読出しによるメモリの競合も極めて少なくできるので、効率が著しく向上する。

【0103】また、各部分復号器が画面内の上から下に向って復号する場合、k番目の部分復号器によるk番目のメモリ群内の画像復号完了を、k-1番目の部分復号器によるk-1番目のメモリ群内の画像復号完了より早い時点とすることにより、上記複数の部分復号器が同一のメモリ群内の画像データを復号しない様にする制御が容易になる。

【0104】また、追越制御不要なフレームに対しては、N個の部分復号器を同時に復号開始させ、追越制御が必要な時には、 $k+1$ 番目の復号器の復号開始を $k$ 番目の復号開始より遅らせるために、3フレーム分のフレームメモリ領域のみで並列復号可能である。

【0105】また、追越制御の必要なフレームに対して再生画像データを書込むためのメモリ領域を、上記3フレーム分のメモリ領域と別に設けるので、表示画像の出力に先行して復号可能となり、処理時間の余裕を得ることができる。

【0106】また、予測画像データの読出し／再生画像データの書込みと表示出力のための画像データの読出しを異なるメモリ群をアクセスして実行するので、復号装置とメモリとのデータ転送効率を向上させることができる。

【0107】また、すべてのフレームの復号に対して、より上部のスライスを復号する部分復号器を、より下部のスライスを復号する部分復号器より早く復号開始させるために、N個の部分復号器全部に、1フレーム分の復号時間を確保できるので、処理時間の余裕が得られる。

【0108】また、各メモリ群内のスライスを復号するための、ビットストリーム中の該スライスに対するデータを同じメモリ群内に記憶させるので、ビットストリームをバッファから読出す時にも部分復号器間でメモリの競合が発生せず、効率的な並列復号が可能になる。

【0109】また、ヘッダ情報を少なくともN個のメモリ群に重複して記憶させるので、N個の部分復号器は復号を開始する際、個々にヘッダ情報を読出すことができる。

【0110】また、2個の部分復号器と3個のメモリ群を用いる場合、全てのビットストリームデータを1番目と3番目のメモリ群に記憶させて復号するので、バッファの制御が容易になる。

【0111】また、2個の部分復号器と3個のメモリ群を用いる場合、2番目のメモリ群に、2番目のメモリ群内の画像データを復号するために必要なビットストリームデータだけでなく、その上、下最大8スライス分の画像データを復号するために必要なビットストリームデータを記憶させるので、各メモリ群内に記憶させるべきビットストリームデータの量の均等化を図ることができ、全体としてバッファ領域の余裕が確保できる。

【図面の簡単な説明】

【図1】本発明の第1の実施例を示す基本構成図である。

【図2】第1の実施例における部分復号器とメモリ間のデータ転送を示す模式図である。

【図3】第1の実施例における復号と出力再生画像の出力のタイミング図である。

【図4】第1の実施例における並列復号とメモリアクセスの第1の例を示す図である。

【図5】第1の実施例における並列復号とメモリアクセスの第2の例を示す図である。

【図6】第2の実施例における並列復号とメモリアクセスの例を示す図である。

【図7】第3の実施例における並列復号とメモリアクセスの第1の例を示す図である。

【図8】第3の実施例における並列復号とメモリアクセスの第2の例を示す図である。

【図9】第3の実施例における並列復号の第3の例を示す図である。

【図10】第4の実施例における復号と出力再生画像の出力のタイミング図である。

【図11】第4の実施例における並列復号とメモリアクセスの例を示す図である。

【図12】第5の実施例における並列復号とメモリアクセスの例を示す図である。

【図13】第6の実施例における並列復号とメモリアクセスの例を示す図である。

【図14】第7の実施例における部分復号器とメモリ間のデータ転送を示す模式図である。

【図15】第8の実施例における部分復号器とメモリ間のデータ転送を示す模式図である。

【図16】第9の実施例における復号と出力再生画像のタイミング図である。

【図17】第9の実施例における並列復号の例を示す図である。

【図18】第10の実施例の基本構成図である。

【図19】第10の実施例における並列復号の例を示す図である。

【図20】画像復号装置の一般的構成図である。

【図21】HDTV画像のマクロブロック分割図である。

【図22】従来技術の構成例を示す図である。

【符号の説明】

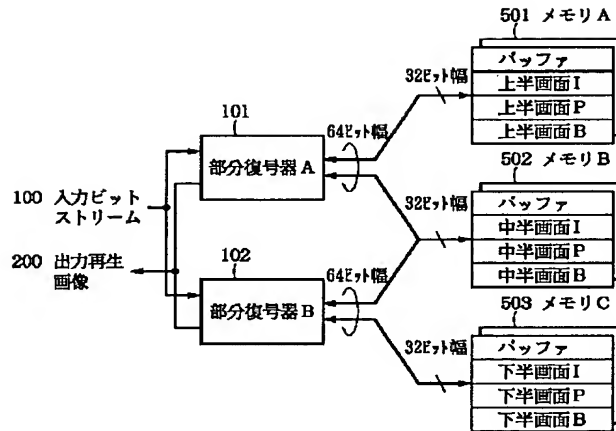
- 10 復号器
- 11 バッファ制御部
- 12 可変長復号器
- 13 スキャン変換器
- 14 逆量子化器
- 15 逆DCT部
- 16 動き補償画像再生部
- 17 復号処理部
- 18 表示制御部
- 40 バッファ書込みデータ
- 41 バッファ読出しデータ
- 42 予測画像読出しデータ
- 43 予測画像読出しデータ
- 44 再生画像書込みデータ
- 45 再生画像読出しデータ
- 50 メモリ



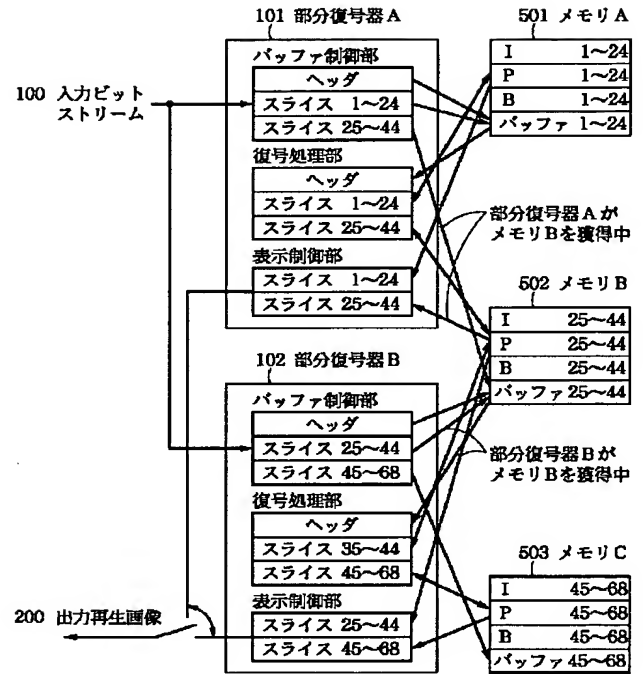
5 1 バッファメモリ  
5 2 フレームメモリ  
5 3 フレームメモリ  
5 4 フレームメモリ  
1 0 0 ビットストリーム入力  
1 0 1 部分復号器A  
1 0 2 部分復号器B

1 0 3 部分復号器C  
2 0 0 再生画像出力  
5 0 1 メモリA  
5 0 2 メモリB  
5 0 3 メモリC  
5 0 4 メモリD

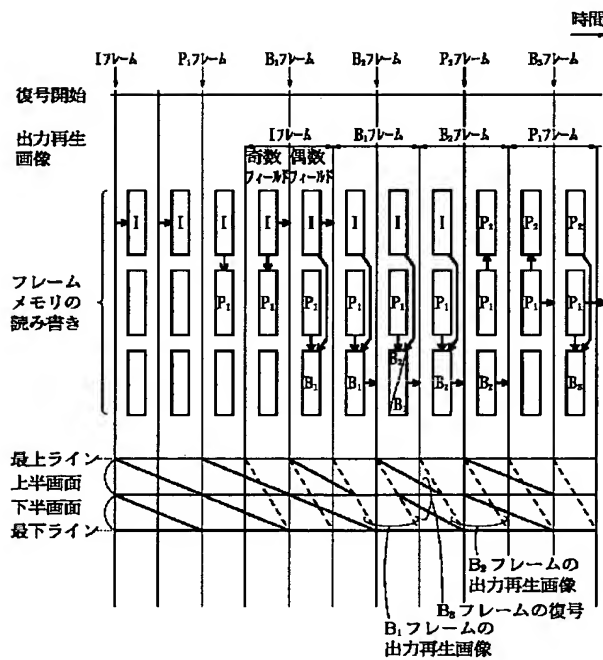
【図 1】



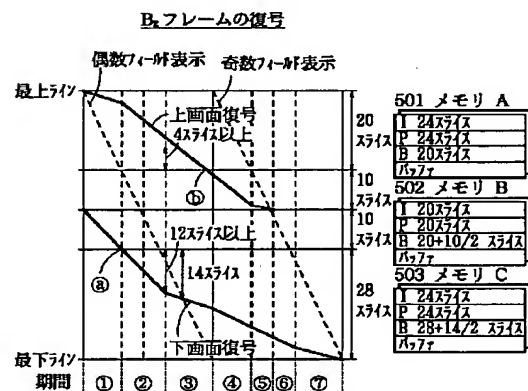
【図 2】



【図 3】



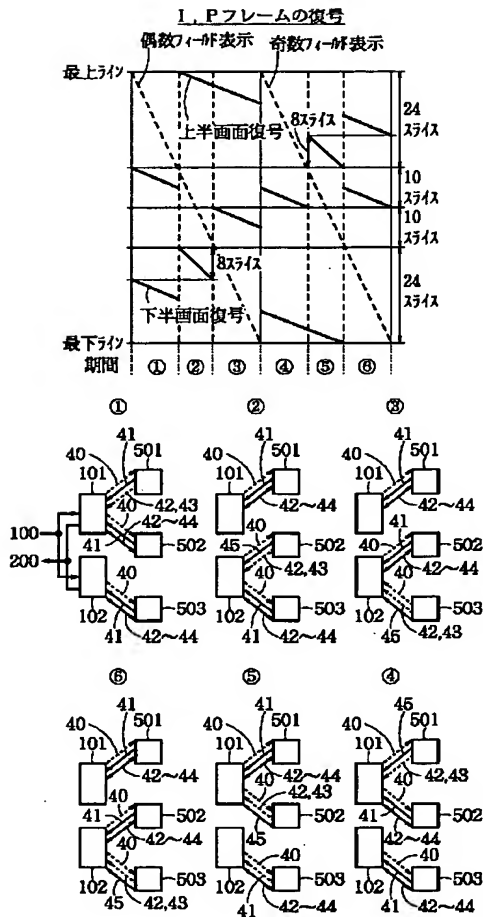
【図 9】



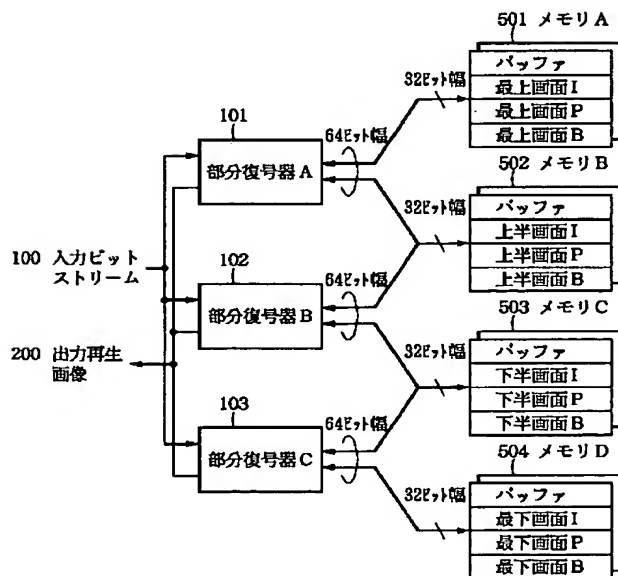




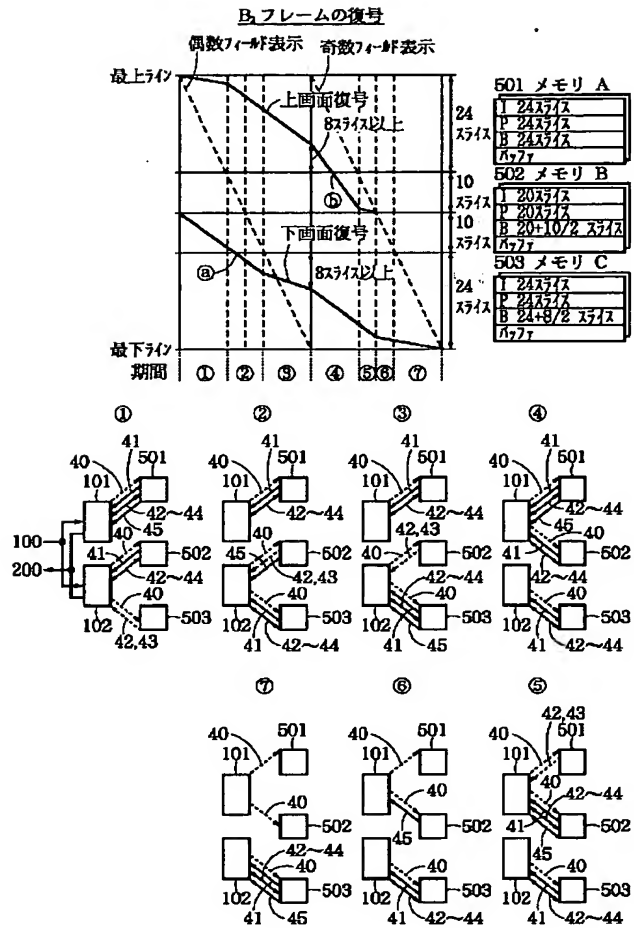
【図6】



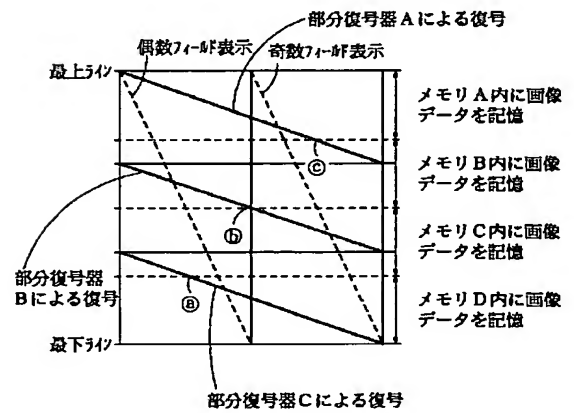
【図18】



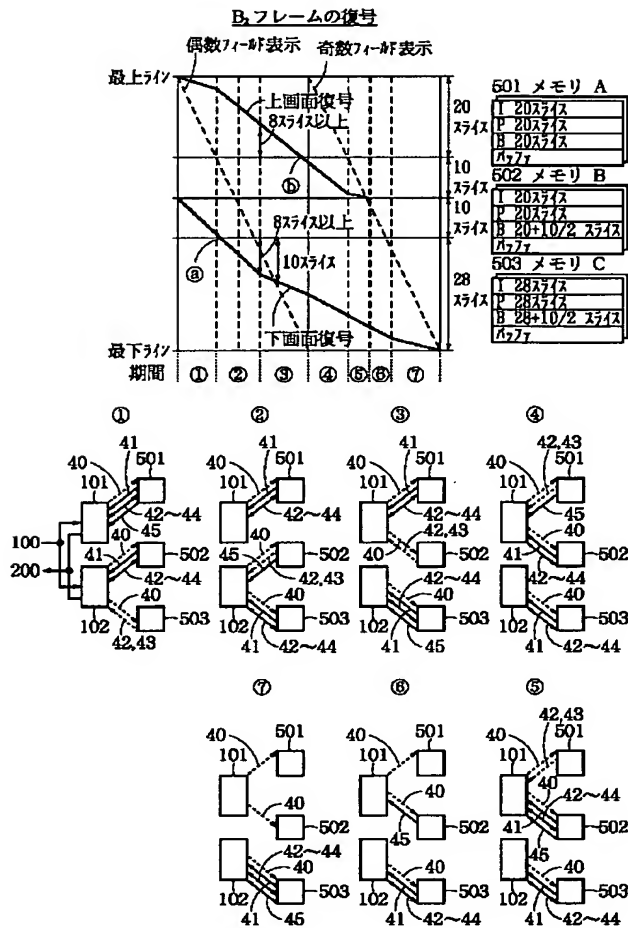
【図7】



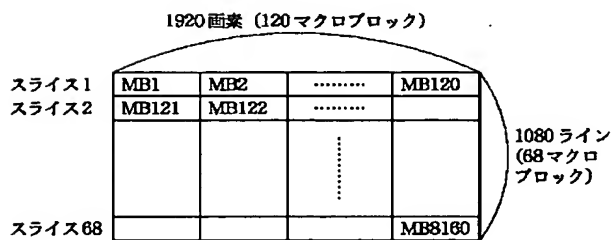
【図19】



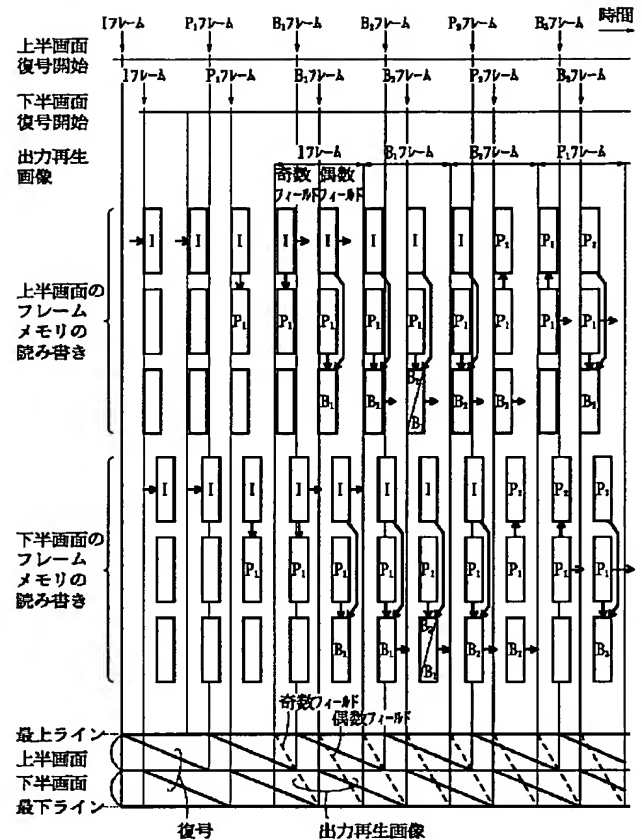
【図 8】



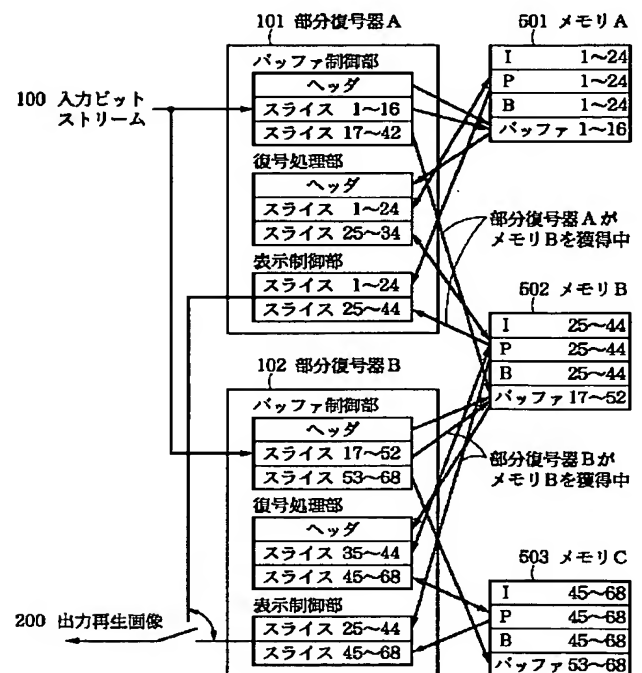
【図 21】



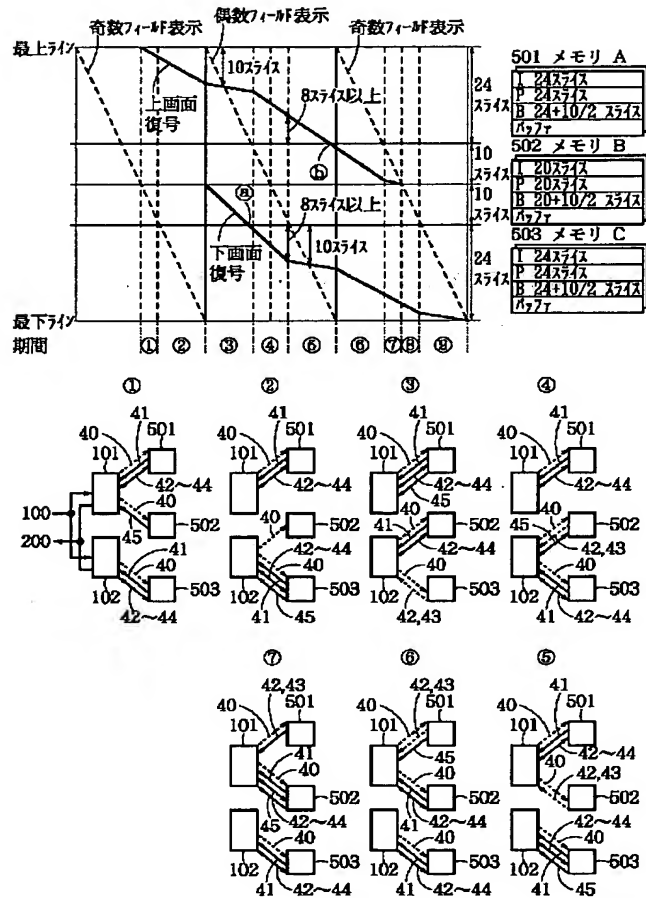
【図 10】



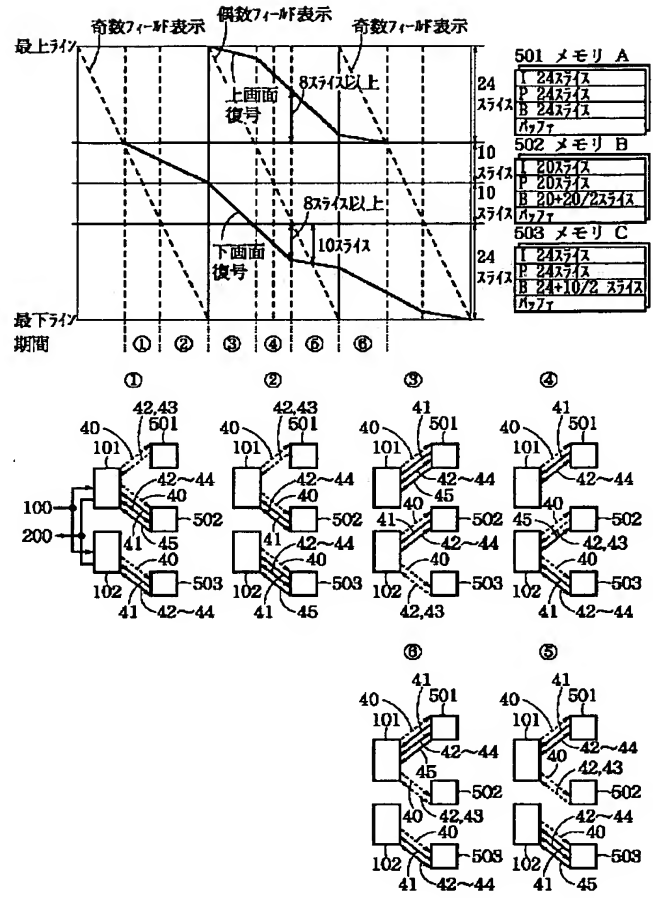
【図 14】



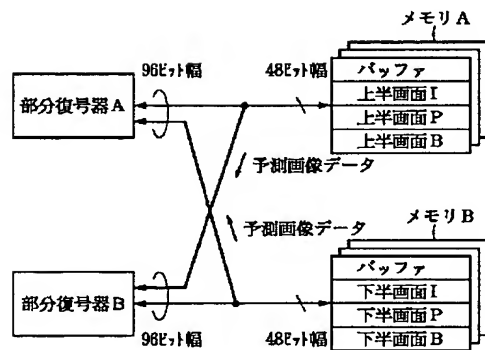
【図 1 1】



【図 1 2】



【図 2 2】





## フロントページの続き

(72)発明者 西塔 隆二

東京都渋谷区代々木4丁目36番19号 株式  
会社グラフィックス・コミュニケーショ  
ン・ラボラトリーズ内

(72)発明者 川村 嘉郁

東京都渋谷区代々木4丁目36番19号 株式  
会社グラフィックス・コミュニケーショ  
ン・ラボラトリーズ内

(72)発明者 永井 律彦

東京都渋谷区代々木4丁目36番19号 株式  
会社グラフィックス・コミュニケーショ  
ン・ラボラトリーズ内

(72)発明者 進藤 朋行

東京都渋谷区代々木4丁目36番19号 株式  
会社グラフィックス・コミュニケーショ  
ン・ラボラトリーズ内

(72)発明者 小松 茂

東京都渋谷区代々木4丁目36番19号 株式  
会社グラフィックス・コミュニケーショ  
ン・ラボラトリーズ内